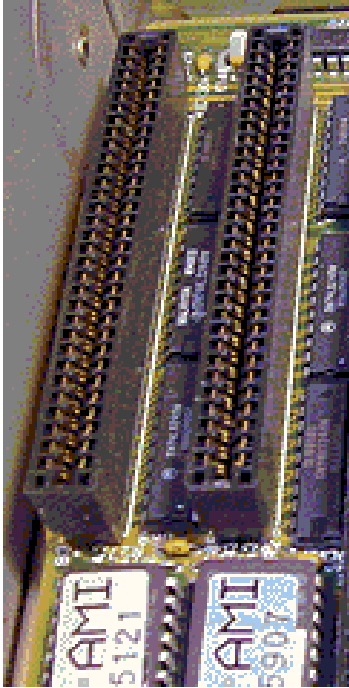
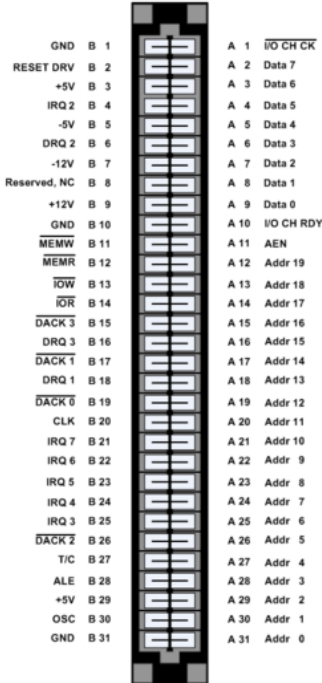


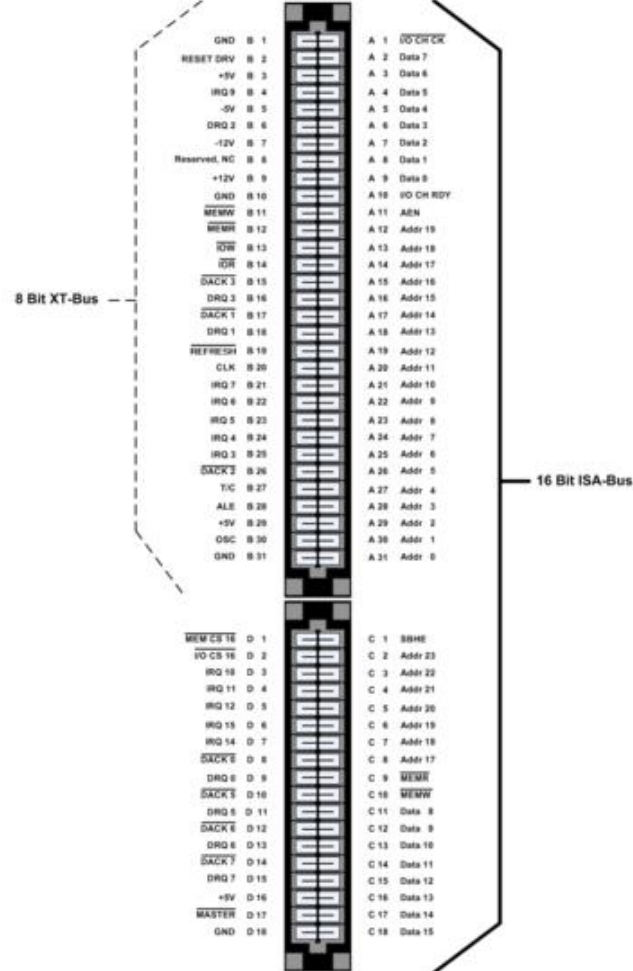
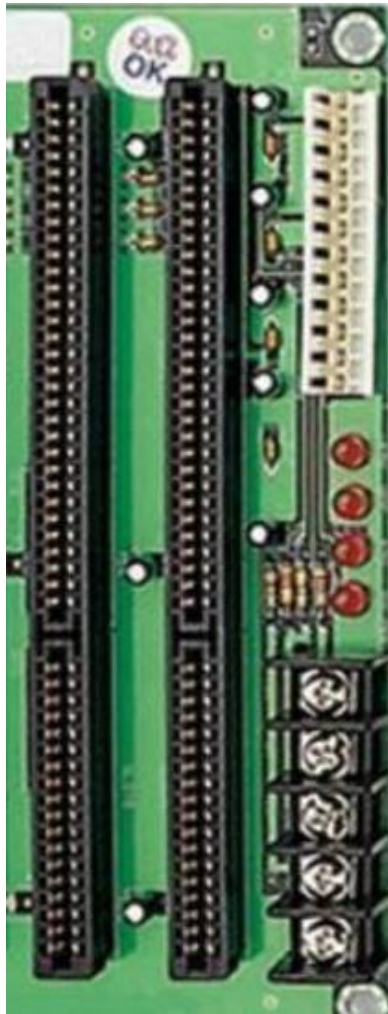
RANURAS DE EXPANSIÓN DE PC

Este pequeño apunte trata sobre la evolución de las ranuras de expansión de PC, se podrán observar en él las más difundidas en base a los estándares históricos, no pretende ser un compendio sobre el tema, simplemente servir como base a alumnos de materias relacionadas a la informática, especialmente a las relacionadas con reparación de PC.

Una ranura de expansión es una conexión en la motherboard de la computadora que permite, mediante la conexión de una placa de expansión, mejorar la capacidad de ésta. La primera computadora en poseer un bus capaz de ser expandido mediante una ranura fue la Altair 8800, desarrollada a fines de 1974, las implementaciones de este bus eran propiedad de Apple para su equipo Macintosh. En 1982, tratando de realizar un estándar de conexión algunos fabricantes de computadoras basadas en los populares Intel 8080 y Zilog Z80 funcionaban con el muy conocido S-100. No fue hasta 1983 en que IBM lanzara su muy conocido slot XT, luego denominado ISA de 8 bits, uno de los estándares más utilizados como ranuras de expansión. Es desde éste último donde comenzaremos.

AÑO DE FABRICACIÓN	IMAGEN DE LA RANURA	ASIGNACIÓN DE CONTACTOS – FACTOR DE FORMA	CARACTERÍSTICAS PRINCIPALES
<p>1980 1983</p>			<p>ISA X 8 bits proviene de las siglas de "<i>Industry Standard Architecture</i>" ó arquitectura estándar de la industria. Este tipo de ranura se comercializa en 1980, comienza a aparecer en las viejas XT (Tecnología Extendida). Esta ranura surge de 8 bits. Se encuentra en forma de conector en línea con 62 contactos, 31 de cada lado, numerados como A1 a A31 y B1 a B31. Posee un bus de datos de 8 bits (de ahí su nombre) y un bus de direcciones de 20 bits, lo que permite un direccionamiento de hasta 1MB. Esta ranura trabajaba con una señal de reloj de 4,77 Mhz.</p>

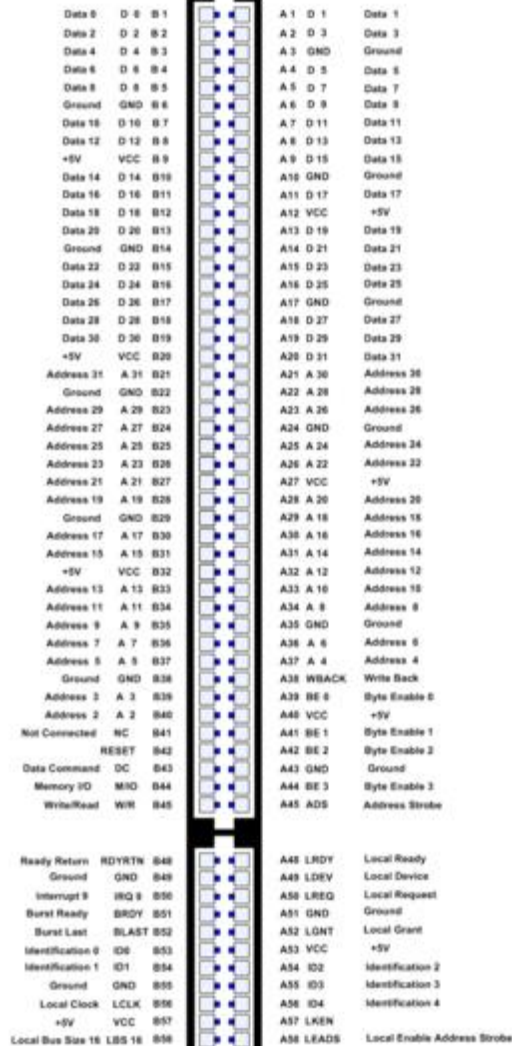
1984



La ranura **ISA X 16 bits** fue la primera que se implementó en computadoras personales PC. Con un ancho de bus de datos de 16 bits podía ofrecer una velocidad de hasta 16MB/s con una frecuencia de 8 Mhz. Con el avance tecnológico de los años 80 y el advenimiento del microprocesador 80286 con arquitectura de 16 bits (Tecnología AT), la ranura **ISA X 8 bits** se volvía prácticamente obsoleta. Para dar solución a lo expuesto, se implementó un agregado de 36 pines a la vieja ranura de 8 bits alineado con la misma. De esta forma se conservaba el estándar. En resumen se agregaron 8 bits de datos, más direcciones, cinco interrupciones y cuatro canales DMA, además de algunas señales de control, todo trabajando a una frecuencia de 8,33 Mhz.

Es importante mencionar que la ranura de expansión **ISA X 16 bits** (bus AT), revolucionó la industria de las computadoras de su tiempo, y aunque ya sea obsoleto, se encuentra aún en muchos equipos que funcionan en la actualidad.

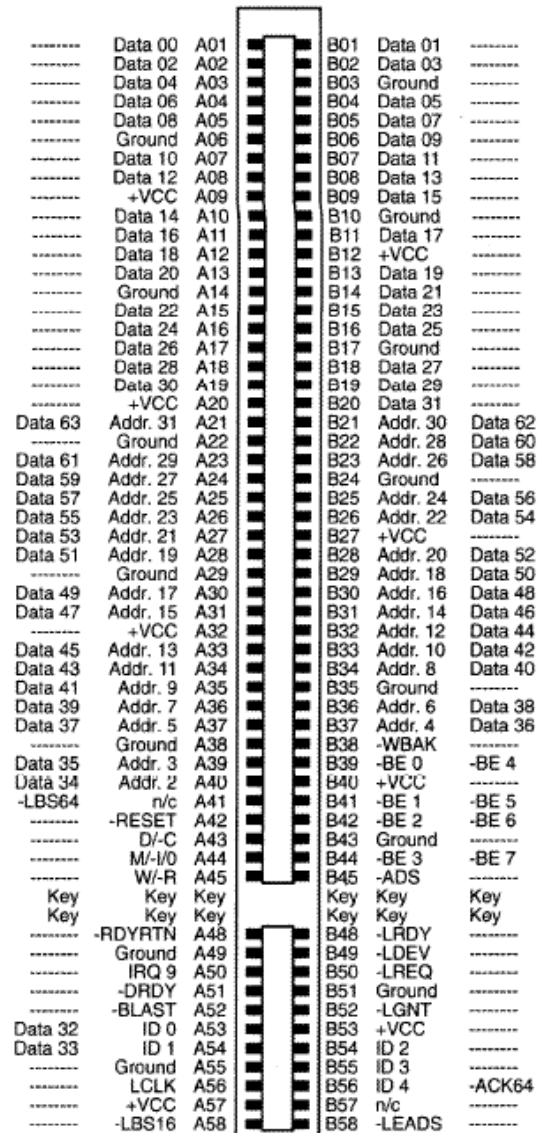
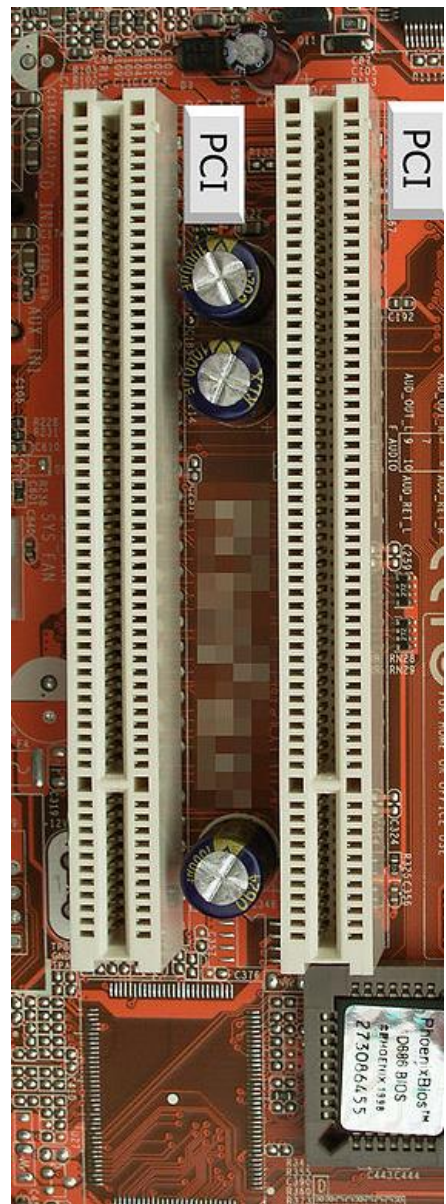
1992



El comité **VESA** (Asociación para la estandarización de la electrónica de video) fue fundado por la empresa NEC a principio de los años 80, con el objetivo de desarrollar estándares para pantallas de video de 800X600 píxeles. Esta ranura, fácilmente identificable como un agregado marrón alineado con la ranura **ISA X 16 bits**, trabajaba con un ancho de bus de datos de 32 bits y una frecuencia de hasta 40Mhz. La nueva implementación posee bus local, y agrega 62 pines o contactos, en el mismo zócalo que se utilizaba en otra vieja ranura de expansión denominada **MCA**. El nuevo bus de 32 bits cobra importancia con el microprocesador 80486, aunque permitió inclusive trabajar en arquitecturas con microprocesador Pentium. La principal característica de esta ranura es que al poseer bus local se conectaba directamente mediante una línea al microprocesador.


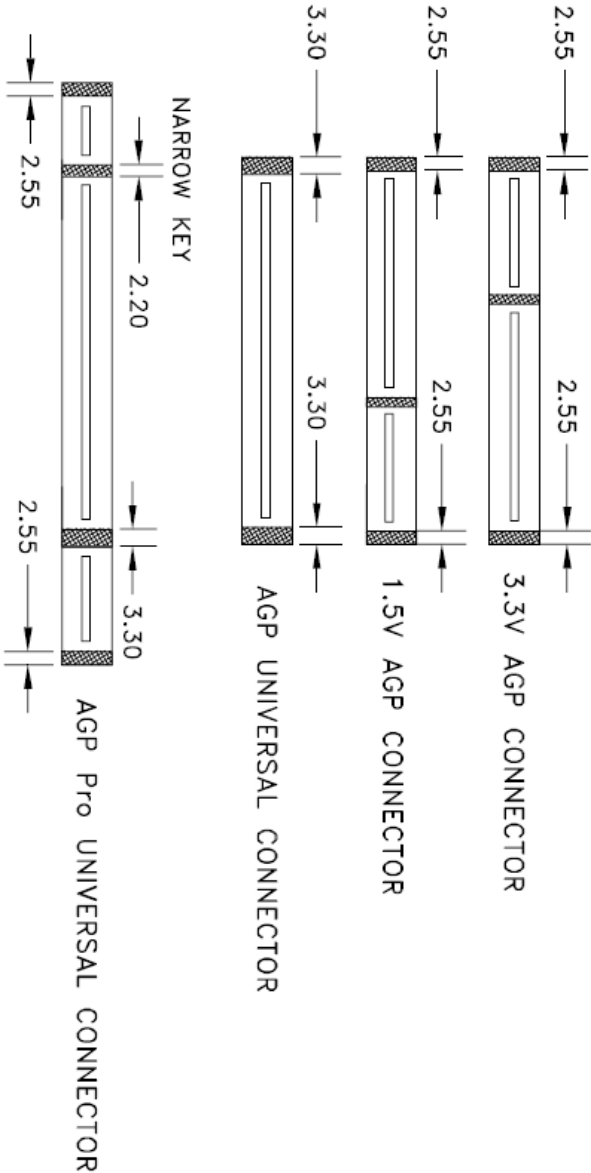
La ranura **VESA** tuvo mucho éxito en la conexión de placas de video, pero fue reemplazada con el advenimiento de la ranura **PCI**.

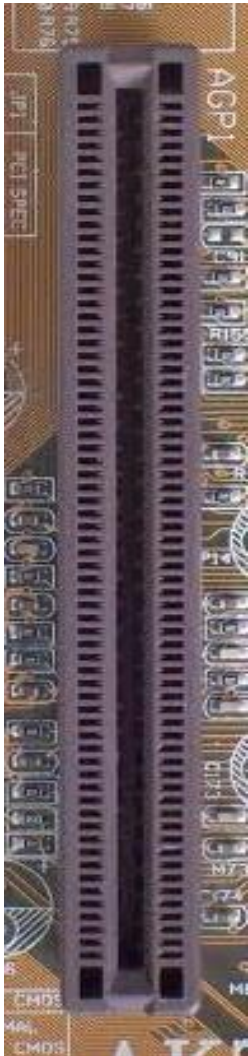
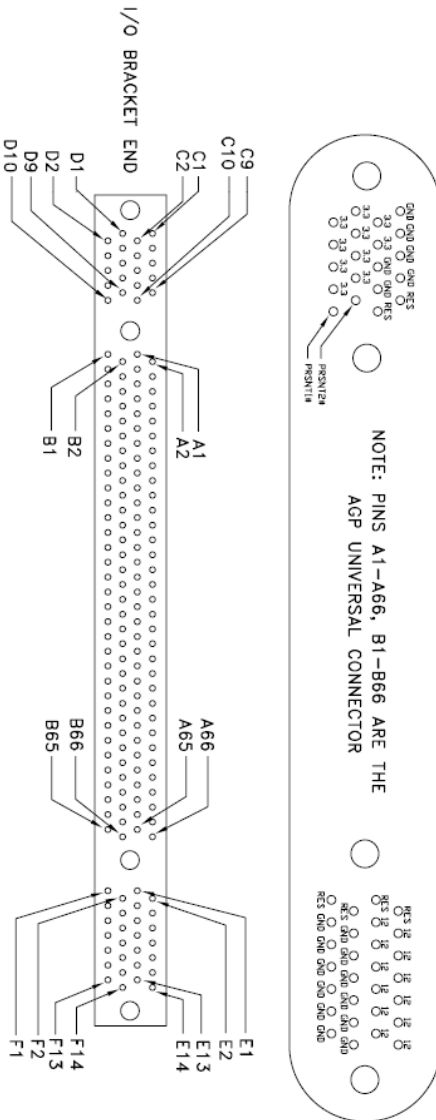
1992



La ranura **PCI** (Interconexión de Componentes Periféricos), fue propuesta en el año 1992 por Intel y aceptada incluso por Apple Computer. Una de las principales características de ésta ranura es que permite la configuración dinámica de los componentes que se conectan, es decir, en el momento del arranque, las placas **PCI** conectadas negocian con el **BIOS** los recursos solicitados por dichas plaquetas (dispositivos Plug and Play), lo mencionado evita el engorroso problema de tener que "jumper" la placa en forma externa. La ranura **PCI** posee 188 contactos, fue originalmente de 32 bits con capacidad de ser expandido a 64 bits. Soporta la lógica de 3,3 volts junto a la normal de 5 volts. De esta forma hay cuatro versiones, la de 5 volts y 32 bits, la de 3,3 volts y 32 bits, la de 3,3 volts y 64 bits y la de 5 volts y 32 bits. La ranura **PCI**, es una de las que más permaneció en las computadoras, y que aún puede observarse en motherboards actuales.

Uno de los estándares de mayor soporte en la ranura **PCI** es la versión 2.2, la cual soporta un bus de 32 bits a 66 Mhz con 3,3 volts, alcanzando una frecuencia de 533MB/s.

<p>1996</p>			<p>El principal inconveniente que presentaban las placas conectadas a la ranura PCI era el cuello de botella que se formaba al realizar transferencias en operaciones de video, para presentar una solución al citado inconveniente es que Intel propone en 1996 la ranura AGP (Puerto de Gráficos Acelerados). La ranura AGP se utiliza exclusivamente para placas de video y debido a su arquitectura solo puede haber una ranura en la motherboard.</p> <p>Existían dos problemas importantes antes de la implementación de la ranura AGP, uno era el alto costo de la memoria de video, y otro era la limitación de dicha memoria en la placa, es decir, que si se decide colocar 6 MB de memoria de video y se necesitan 4 MB para generar los macos, sólo nos quedan 2 MB para procesamiento. La ranura AGP soluciona estos problemas, permitiendo al procesador de video GPU, acceder a la memoria del sistema para realizar sus cálculos, de esta manera, la memoria puede compartirse entre video y sistema dependiendo de los requerimientos. Se considera a la ranura AGP como un puerto, y no como bus, ya que sólo involucra dos dispositivos, el microprocesador y la placa de video. Una de las características principales de la ranura AGP es que corre a la misma frecuencia que el bus del sistema, y no a la mitad como PCI. La ranura AGP ha definido un modo de trabajo de 2X, mediante al cual tiene una forma de señalización especial, mediante la cual</p>
-------------	--	---	---

<p>1996</p>		 <p style="text-align: center;">NOTE: PINS A1–A66, B1–B66 ARE THE AGP UNIVERSAL CONNECTOR</p> <table border="0" style="width: 100%;"> <tr> <td style="width: 50%; vertical-align: top;"> <p>AGP Pro PINOUT</p> <p>PRST# = 2 PINS VCC3.3 = 10 PINS GND = 6 PINS RESERVED = 2 PINS TOTAL = 20 PINS</p> </td> <td style="width: 50%; vertical-align: top;"> <p>AGP Pro PINOUT</p> <p>VCC12V = 12 PINS GND = 12 PINS RESERVED = 4 PINS TOTAL = 28 PINS</p> </td> </tr> </table>	<p>AGP Pro PINOUT</p> <p>PRST# = 2 PINS VCC3.3 = 10 PINS GND = 6 PINS RESERVED = 2 PINS TOTAL = 20 PINS</p>	<p>AGP Pro PINOUT</p> <p>VCC12V = 12 PINS GND = 12 PINS RESERVED = 4 PINS TOTAL = 28 PINS</p>	<p>permite enviar a través del puerto el doble de datos a la misma frecuencia del reloj. Lo que el hardware hace es transmitir datos sobre los flancos de subida y bajada de la señal de reloj, el resulta es que el desempeño se duplica, en vez de 533 MB/s del ancho de banda teórico. En el modo de 4X la tasa de transferencia se eleva a 1066 MB/s, y en el modo 8X se logra una tasa de transferencia de 2,1 GB/s.</p> <p>Se puede observar que el factor de forma en la ranura AGP es variado en base a la tensión, tasa de transferencia y arquitectura. Existiendo de esta manera una ranura universal, una funcionando a 1,5 volts y otra a 3,3 volts, cambiando en las últimas la posición de la muesca que da la ubicación de la placa en dicha ranura.</p> <p>La ranura AGP fue reemplazada en la actualidad por la ranura PCI-Express.</p>
<p>AGP Pro PINOUT</p> <p>PRST# = 2 PINS VCC3.3 = 10 PINS GND = 6 PINS RESERVED = 2 PINS TOTAL = 20 PINS</p>	<p>AGP Pro PINOUT</p> <p>VCC12V = 12 PINS GND = 12 PINS RESERVED = 4 PINS TOTAL = 28 PINS</p>				

2007







PINOUT PCI-E 1X

#	Side B Connector		Side A Connector	
	Name	Description	Name	Description
1	+12v	+12 volt power	PRSNT #1	Hot plug presence detect
2	+12v	+12 volt power	+12v	+12 volt power
3	RSVD	Reserved	+12v	+12 volt power
4	GND	Ground	GND	Ground
5	SMCLK	SMBus clock	JTAG2	TCK
6	SMDATA	SMBus data	JTAG3	TDI
7	GND	Ground	JTAG4	TDO
8	+3.3v	+3.3 volt power	JTAG5	TMS
9	JTAG1	+TRST#	+3.3v	+3.3 volt power
10	3.3Vaux	3.3v volt power	+3.3v	+3.3 volt power
11	WAKE #	Link Reactivation	PWRGD	Power Good
Mechanical Key				
12	RSVD	Reserved	GND	Ground
13	GND	Ground	REFCLK+	Reference Clock Differential pair
14	HSOp(0)	Transmitter Lane 0, Differential pair	REFCLK-	
15	HSOn(0)	Differential pair	GND	Ground
16	GND	Ground	HSIp(0)	Receiver Lane 0, Differential pair
17	PRSNT #2	Hotplug detect	HSIn(0)	
18	GND	Ground	GND	Ground

La ranura **PCI-E** forma parte de los componentes de entrada/salida de tercera generación. Su estructura se configura en forma de carriles “lanes” que forman conexiones punto a punto seriales del tipo full-dúplex. La misma puede tener uno, dos, cuatro, ocho o dieciséis carriles, cada carril o lane se indica con la letra **X**, así por ejemplo una ranura **PCI-E 16X** tiene 16 carriles y logra una tasa de transferencia de 500MB/s por carril, con lo cual podemos obtener una tasa de transferencia de hasta 8GB/s.

La ranura **PCI-E 3.0** transmite 1GB/s en forma unidireccional, 2 GB/s en forma bidireccional, por lo que se logra en el caso de la de 16X un máximo de 16GB/s direccionales y 32GB/s Bidireccionales. El protocolo de transmisión para la interfaz **PCI-E** fue mejorando con los años.

<p style="text-align: center;">2007</p>	<p>PCI-E 1X: Posee 36 contactos y está destinado al uso de placas sobre un gran ancho de banda, ej. Placas de audio, red, etc.</p>  <p>PCI-E 4X: Posee 64 contactos y su uso más común se encuentra en arquitecturas (motherboards) de características especiales, por ejemplo mainframe, servidores, donde se requiera una alta tasa de transferencia para dispositivos como una placa de red.</p>  <p>PCI-E 8X: Posee 98 contactos y al igual que el anterior suele encontrarse en arquitecturas especiales.</p>  <p>PCI-E 16X: Posee 164 contactos y está destinada al uso de placas de video, no puede ser utilizada para conectar otro tipo de plaquetas.</p> 	<p style="text-align: center;">VER DESCRIPCIÓN DEL PINOUT EN LA SIGUIENTE PÁGINA</p>	<p>El protocolo utilizado por dicha ranura estableció el reloj de la señal en 2,5 GHz y los datos se transmiten en “frames” de 10 bits, con uno de “start”, 8 de datos y uno de “stop”. De esta forma, a 2,5 GHz se pueden transmitir 250 MB/s. Esto requiere de menor cantidad de contactos que una interfaz paralela, por lo que el conector será más pequeño. Una revisión posterior del estándar aumentó la velocidad a 5 GHz, con lo que el máximo ancho de banda, usando 23 “lanes” se eleva a 16 GB/s como se citó con anterioridad.</p>
--	---	---	---

SE OBSERVA EN LA SIGUIENTE TABLA LA ASIGNACIÓN DE PINES DEL SLOT PCI-E DE 16X

PCI-EXPRESS 16x PINOUT				
Pin	Side B Connector		Side A Connector	
#	Name	Description	Name	Description
1	+12v	+12 volt power	PRSNT#1	Hot plug presence detect
2	+12v	+12 volt power	+12v	+12 volt power
3	+12v	+12 volt power	+12v	+12 volt power
4	GND	Ground	GND	Ground
5	SMCLK	SMBus clock	JTAG2	TCK
6	SMDAT	SMBus data	JTAG3	TDI
7	GND	Ground	JTAG4	TDO
8	+3.3v	+3.3 volt power	JTAG5	TMS
9	JTAG1	+TRST#	+3.3v	+3.3 volt power
10	3.3Vaux	3.3v volt power	+3.3v	+3.3 volt power
11	WAKE#	Link Reactivation	PWRGD	Power Good
Mechanical Key				
12	RSVD	Reserved	GND	Ground
13	GND	Ground	REFCLK+	Reference Clock
14	HSOp(0)	Transmitter Lane 0,	REFCLK-	Differential pair
15	HSOn(0)	Differential pair	GND	Ground
16	GND	Ground	HSIp(0)	Receiver Lane 0,
17	PRSNT#2	Hotplug detect	HSIn(0)	Differential pair
18	GND	Ground	GND	Ground
19	HSOp(1)	Transmitter Lane 1,	RSVD	Reserved
20	HSOn(1)	Differential pair	GND	Ground
21	GND	Ground	HSIp(1)	Receiver Lane 1,
22	GND	Ground	HSIn(1)	Differential pair
23	HSOp(2)	Transmitter Lane 2,	GND	Ground
24	HSOn(2)	Differential pair	GND	Ground
25	GND	Ground	HSIp(2)	

26	GND	Ground	HSIn(2)	Receiver Lane 2,
27	HSOp(3)	Transmitter Lane 3,	GND	Differential pair
28	HSOn(3)	Differential pair	GND	Ground
29	GND	Ground	HSIp(3)	Receiver Lane 3,
30	RSVD	Reserved	HSIn(3)	Differential pair
31	PRSNT#2	Hot plug detect	GND	Ground
32	GND	Ground	RSVD	Reserved
33	HSOp(4)	Transmitter Lane 4,	RSVD	Reserved
34	HSOn(4)	Differential pair	GND	Ground
35	GND	Ground	HSIp(4)	Receiver Lane 4,
36	GND	Ground	HSIn(4)	Differential pair
37	HSOp(5)	Transmitter Lane 5,	GND	Ground
38	HSOn(5)	Differential pair	GND	Ground
39	GND	Ground	HSIp(5)	Receiver Lane 5,
40	GND	Ground	HSIn(5)	Differential pair
41	HSOp(6)	Transmitter Lane 6,	GND	Ground
42	HSOn(6)	Differential pair	GND	Ground
43	GND	Ground	HSIp(6)	Receiver Lane 6,
44	GND	Ground	HSIn(6)	Differential pair
45	HSOp(7)	Transmitter Lane 7,	GND	Ground
46	HSOn(7)	Differential pair	GND	Ground
47	GND	Ground	HSIp(7)	Receiver Lane 7,
48	PRSNT#2	Hot plug detect	HSIn(7)	Differential pair
49	GND	Ground	GND	Ground
50	HSOp(8)	Transmitter Lane 8,	RSVD	Reserved
51	HSOn(8)	Differential pair	GND	Ground
52	GND	Ground	HSIp(8)	Receiver Lane 8,
53	GND	Ground	HSIn(8)	Differential pair

54	HSOp(9)	Transmitter Lane 9,	GND	Ground
55	HSON(9)	Differential pair	GND	Ground
56	GND	Ground	HSIp(9)	Receiver Lane 9,
57	GND	Ground	HSIn(9)	Differential pair
58	HSOp(10)	Transmitter Lane 10,	GND	Ground
59	HSON(10)	Differential pair	GND	Ground
60	GND	Ground	HSIp(10)	Receiver Lane 10,
61	GND	Ground	HSIn(10)	Differential pair
62	HSOp(11)	Transmitter Lane 11,	GND	Ground
63	HSON(11)	Differential pair	GND	Ground
64	GND	Ground	HSIp(11)	Receiver Lane 11,
65	GND	Ground	HSIn(11)	Differential pair
66	HSOp(12)	Transmitter Lane 12,	GND	Ground
67	HSON(12)	Differential pair	GND	Ground
68	GND	Ground	HSIp(12)	

69	GND	Ground	HSIn(12)	Receiver Lane 12, Differential pair
70	HSOp(13)	Transmitter Lane 13,	GND	Ground
71	HSON(13)	Differential pair	GND	Ground
72	GND	Ground	HSIp(13)	Receiver Lane 13, Differential pair
73	GND	Ground	HSIn(13)	
74	HSOp(14)	Transmitter Lane 14,	GND	Ground
75	HSON(14)	Differential pair	GND	Ground
76	GND	Ground	HSIp(14)	Receiver Lane 14, Differential pair
77	GND	Ground	HSIn(14)	
78	HSOp(15)	Transmitter Lane 15,	GND	Ground
79	HSON(15)	Differential pair	GND	Ground
80	GND	Ground	HSIp(15)	Receiver Lane 15, Differential pair
81	PRSNT#2	Hot plug present detect	HSIn(15)	
82	RSVD#2	Hot Plug Detect	GND	Ground